

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-341859

(43)Date of publication of application : 29.11.2002

(51)Int.Cl.

G09G 5/38

A63F 13/00

G06T 11/00

(21)Application number : 2001-148135

(71)Applicant : YAMAHA CORP

(22)Date of filing : 17.05.2001

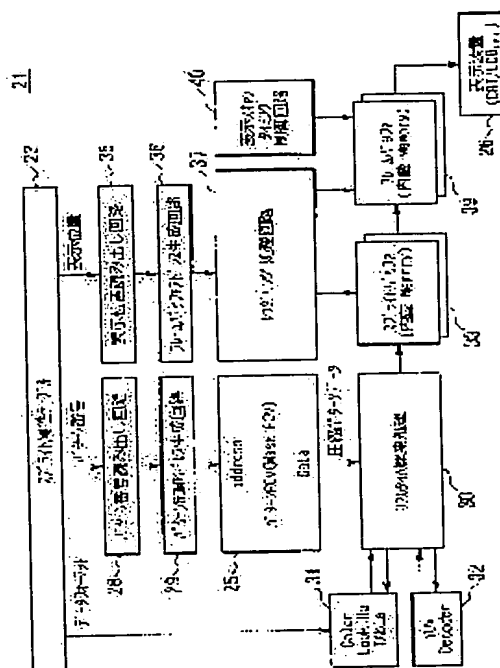
(72)Inventor : ITO SHUHEI

## (54) IMAGE DISPLAY DEVICE

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide an image display device which enhances the display capability without considerably raising cost and without damaging the reliability.

SOLUTION: Data to display a sprite is compressed and stored in a pattern OM 25. Attribute data indicating a display position or the like of the sprite in the ROM 25 is stored in a sprite attribute table 23. Sprite data is read out from the ROM 25 in accordance with attribute data and is extracted by a real-time extract processing circuit 30, and extracted data is converted dot RGB data and is written in a sprite buffer 33. Data in the buffer 33 is written in a storage position of a frame buffer 39 indicated by the attribute data. Data in the frame buffer 39 is successively read out in accordance with a display scan timing and is displayed on a display device 26.



## LEGAL STATUS

[Date of request for examination] 06.02.2002

[Date of sending the examiner's decision of rejection] 08.03.2005

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 ( J P )

(12) 公 開 特 許 公 報 ( A )

(11) 特許出願公開番号  
特開2002-341859  
( P2002-341859A )

(43) 公開日 平成14年11月29日 (2002. 11. 29)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マ-ト* (参考)
G 0 9 G 5/38		G 0 9 G 5/38	B 2 C 0 0 1
A 6 3 F 13/00		A 6 3 F 13/00	C 5 B 0 8 0
			D 5 C 0 8 2
G 0 6 T 11/00	1 0 0	G 0 6 T 11/00	1 0 0 A

審査請求 有 請求項の数 4 O L (全 6 頁)

(21) 出願番号 特願2001-148135 (P2001-148135)  
(22) 出願日 平成13年 5 月17日 (2001. 5. 17)

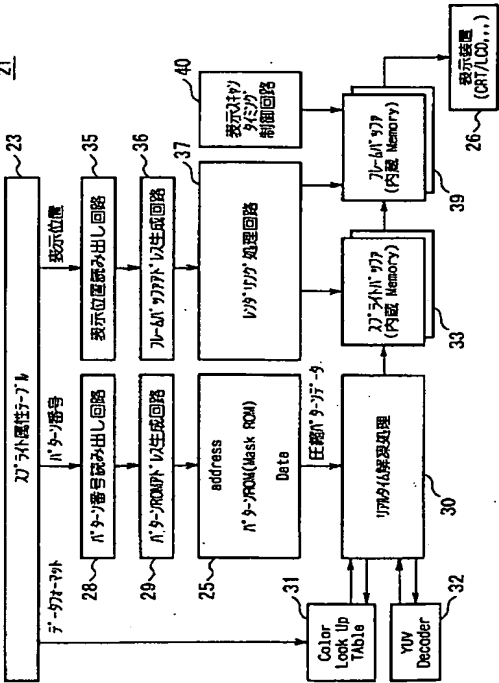
(71) 出願人 000004075  
ヤマハ株式会社  
静岡県浜松市中沢町10番 1 号  
(72) 発明者 伊藤 周平  
静岡県浜松市中沢町10番 1 号 ヤマハ株式  
会社内  
(74) 代理人 100064908  
弁理士 志賀 正武 (外 1 名)  
F タ-ム (参考) 2C001 BC00 BC05 BC06  
5B080 CA01 CA08 FA08 FA09  
5C082 AA06 BA34 BA43 BB15 BB32  
BB44 BB53 DA73 MM02 MM07

(54) 【発明の名称】 画像表示装置

(57) 【要約】

【課題】 大幅なコストアップを生じることがなく、かつ、信頼性を損なうこともなく表示能力を上げることができる画像表示装置を提供する。

【解決手段】 パターンROM 2 5 には、スプライトを表示するためのデータが圧縮されて記憶されている。また、スプライト属性テーブル 2 3 には、ROM 2 5 内のスプライトの表示位置等を指示する属性データが記憶されている。そして、属性データに従ってROM 2 5 からスプライトデータが読み出され、リアルタイム解凍処理回路 3 0 によって解凍され、解凍後のデータがRGBデータに変換され、スプライトバッファ 3 3 に書き込まれる。そして、このバッファ 3 3 内のデータが、上記属性データが指示するフレームバッファ 3 9 の記憶位置に書き込まれる。このフレームバッファ 3 9 内のデータが表示スキャンタイミングに従って順次読み出され、表示装置 2 6 において表示される。



## 【特許請求の範囲】

【請求項1】 スプライト属性データが書き込まれるスプライト属性テーブルと、

メモリ内の圧縮されたスプライトパターンデータを、前記スプライト属性テーブルが指示する順に読み出す読出手段と、

前記メモリから読み出されたスプライトパターンデータを圧縮前のデータに解凍する解凍手段と、

前記解凍手段によって解凍されたデータが書き込まれるスプライトバッファと、

前記スプライトバッファ内のデータを読み出し、前記スプライト属性データによって指示されるフレームバッファの記憶位置に書き込む書込手段と、

前記フレームバッファ内のデータを表示する表示手段と、

を具備することを特徴とする画像表示装置。

【請求項2】 前記解凍手段は、前記スプライト属性テーブルから読み出されるデータフォーマットに従って前記解凍されたデータをさらにRGBデータに変換して出力することを特徴とする請求項1に記載の画像表示装置。

【請求項3】 前記書込手段は、前記スプライト属性データによって指示されたフレームバッファの記憶位置を所定の規則に従って変更して、前記スプライトバッファの出力データを書き込むことを特徴とする請求項1または請求項2に記載の画像表示装置。

【請求項4】 前記書込手段は、上書きによって前記フレームバッファの書き込みを行うことを特徴とする請求項1～請求項3のいずれかの項に記載の画像表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は、スプライト表示性能の向上を図った画像表示装置に関する。

## 【0002】

【従来の技術】 周知のように、ビデオゲーム等の分野においてはスプライト表示方式がしばしば用いられる。ここで、スプライト表示方式とは、画面に表示されるキャラクタ毎に表示位置属性（スプライト属性）を持ち、そのスプライト属性に従いキャラクタを配置することで全体の画面を構成する方式である。表示位置などの属性を持ったキャラクタをスプライトという。ビデオゲームなどのように、インタラクティブに高速にキャラクタを動かす場合、スプライト表示方式では動かすキャラクタのスプライト属性を変更するだけで画面の書き換えをすることができる。

【0003】 図3は従来のスプライト表示方式による画像表示装置の構成を示すブロック図である。スプライト属性テーブル1には、表示装置2に表示するスプライト毎の表示位置、スプライトパターン（キャラクタの絵柄）番号、スプライトパターンデータ（絵柄データ）の

データフォーマット等のスプライトに関する属性データが格納されている。このスプライト属性テーブル1に格納されたスプライトパターン番号を基に、パターン番号読み出し回路4およびパターンROMアドレス生成回路5がパターンデータが格納されているパターンROM6のアドレスを生成する。

【0004】 一方、表示位置読み出し回路8は、スプライト属性テーブル1に格納されているスプライト表示位置データを読み出し、フレームバッファアドレス生成回路9へ出力する。フレームバッファアドレス生成回路9は、そのスプライト表示位置データに基づいてフレームバッファアドレスを生成し、フレームバッファ10へ出力する。このアドレスによって、パターンROM6から読み出されたパターンデータが、フレームバッファ10に格納される。

【0005】 表示されるスプライトの数だけ、上述したパターンデータの読み出し、フレームバッファ10への書き込み処理を行い、1つの画面データがフレームバッファ10に展開される。フレームバッファ10に格納されたパターンデータは、表示装置2のスクランタイミングに従い、フレームバッファ10から読み出され、表示データ処理部12に出力される。表示データ処理部12は、スプライト属性テーブルから読み出されたパターンデータフォーマットに従ってカラーlookupアップテーブル13またはYUVデコーダ14へパターンデータを出力し、これによりパターンデータをRGB（レッド・グリーン・ブルー）データに変換し、表示装置2へ出力する。

## 【0006】

【発明が解決しようとする課題】 ところで、上述した画像表示装置において、スプライトの表示数はパターンROM6のアクセススピードによって制限される。すなわち、フレームバッファ10は表示装置2のスクラン周期に合わせてリフレッシュ（画像データの書き換え）が行われる。通常1フレームは60Hzであり、マスクROMのアクセススピードを125ns（8MHz）でバス幅を8bitとすると、1フレームで転送できるデータ量は、

$$8\text{MByte}/60\text{Hz} = 133\text{Kbyte}$$

となる。スプライトの色数を16色（1ドットあたり4ビットのデータ量）とすると、

$$133\text{K} \times 8 / 4 = 266 \times 1024 \text{ドット (約 } 272000 \text{ドット)}$$

となり、NTSCにおける一般的な解像度320×240とすると、

$$272000 / (320 \times 240) = \text{約 } 3.5 \text{ 面分}$$

のスプライト表示能力となる。これは、バックグラウンドの絵柄（これもスプライトで構成）にキャラクタを動かすようなアニメーション表示を想定した場合、スプライトが互いに重なり合うことを考慮に入れると十分な表示

能力とは言えない。

【0007】そこで、表示能力をあげる工夫が必要となる。表示能力を上げるためには以下のような方法がある。

(a) パターンROM6とのインタフェースのバス幅を拡げる。

(b) 高速転送が可能な、例えばSDRAMなどにパターンROM6のパターンデータをダウンロードしてアクセスサイクルを高速化する。

【0008】しかしながら、上述した(a)の方法では、別チップのパターンROM6とのインタフェースの端子数が増えコストアップとなる問題があった。また、パターンROM6も並列に複数個のROMを使用する必要があり、これもコストアップにつながった。また、

(b)の方法では、SDRAMを外付けする必要がありSDRAM分のコストアップが生じる。またSDRAMとのインターフェースが必要となりその分の端子数が増え、さらに、パターンデータを揮発性メモリ(SDRAM)に転送することにより、システムの信頼性が損なわれる。すなわち、静電気などによる外乱ノイズによって誤動作を生じる可能性があり、また、揮発性メモリではデータ化けが起こるなどの問題が生じる。SDRAMを内蔵する方法も考えられるが、シナリオ全体のパターンは64Mbitから256Mbit必要で現実的ではない。また、シーン毎に使用するパターンのみをダウンロードして内蔵するSDRAMの容量を少なくする方法もあるが、シーン毎にダウンロードが必要であることや、1シーンで利用できるパターン数が限定されるなどの問題がある。

【0009】この発明は、このような事情を考慮してなされたもので、その目的は、大幅なコストアップを生じることがなく、かつ、信頼性を損なうこともなくスプライト表示能力を上げることができる画像表示装置を提供することにある。

【0010】

【課題を解決するための手段】この発明は上記の課題を解決すべくなされたもので、請求項1に記載の発明は、スプライト属性データが書き込まれるスプライト属性テーブルと、メモリ内の圧縮されたスプライトパターンデータを、前記スプライト属性テーブルが指示する順に読み出す読出手段と、前記メモリから読み出されたスプライトパターンデータを圧縮前のデータに解凍する解凍手段と、前記解凍手段によって解凍されたデータが書き込まれるスプライトバッファと、前記スプライトバッファ内のデータを読み出し、前記スプライト属性データによって指示されるフレームバッファの記憶位置に書き込む書込手段と、前記フレームバッファ内のデータを表示する表示手段とを具備することを特徴とする画像表示装置である。

【0011】また、請求項2に記載の発明は、請求項1に記載の画像表示装置において、前記解凍手段は、前記

スプライト属性テーブルから読み出されるデータフォーマットに従って前記解凍されたデータをさらにRGBデータに変換して出力することを特徴とする。また、請求項3に記載の発明は、請求項1または請求項2に記載の画像表示装置において、前記書込手段は、前記スプライト属性データによって指示されたフレームバッファの記憶位置を所定の規則に従って変更して、前記スプライトバッファの出力データを書き込むことを特徴とする。

【0012】また、請求項4に記載の発明は、請求項1～請求項3のいずれかの項に記載の画像表示装置において、前記書込手段は、上書きによって前記フレームバッファの書き込みを行うことを特徴とする。

【0013】

【発明の実施の形態】以下、図面を参照し、この発明の一実施の形態について説明する。図1は同実施の形態による画像表示装置21の構成を示すブロック図、図2は同画像表示装置21およびCPU(中央処理装置)22によって構成された表示ユニットの構成を示すブロック図である。図2において、パターンROM25(マスクROM)には、複数のスプライトのパターンデータが、例えばランレングス圧縮方式のようにリアルタイム解凍が可能な圧縮方式によって圧縮され、記憶されている。CPU22は、パターンROM25内の各スプライトを表示装置26の表示画面のどの位置に表示させるかを示す表示位置データやその他のスプライト属性データを画像表示装置21へ出力する。画像表示装置21はパターンROM25から各スプライトのパターンデータを読み出し、リアルタイム解凍を行い、さらにRGBデータに変換し、CPU22からの位置データに従って表示装置26に表示させる。

【0014】以下詳述すると、図1において、符号23はRAM(ランダムアクセスメモリ)によって構成されたスプライト属性テーブルであり、パターンROM25に記憶されているスプライトの属性を示す属性データが、スプライト毎にCPU22によって書き込まれる。この属性データには、スプライトパターンの番号を示すパターン番号、スプライトの表示画面上の表示位置を指定する表示位置データ、スプライトパターンデータのデータのフォーマット、使用するカラーパレットの番号を指示するパレット番号等がある。

【0015】28は、スプライト属性テーブル23内のパターン番号を、表示すべき優先順位の下のものから順次読み出すパターン番号読み出し回路である。29はパターン番号読み出し回路28から読み出されたパターン番号を受けて、パターンROM25からスプライトを読み出すためのアドレスを生成するパターンROMアドレス生成回路であり、生成したアドレスをパターンROM25へ出力する。パターンROM25へ上記アドレスが供給されると、パターンROM25からスプライトのパターンデータが読み出され、リアルタイム解凍処理回

路30へ出力される。

【0016】リアルタイム解凍処理回路30は、パターンROM25から読み出された圧縮パターンデータを圧縮前のパターンデータにリアルタイムで解凍し、解凍済みのデータをカラーlookupアップテーブル31またはYUVデコーダ32によってRGBデータに変換し、スプライトバッファ33に書き込む。ここで、カラーlookupアップテーブル31またはYUVデコーダ32のいずれが使用されるかは、スプライト属性テーブル23から読み出されるデータフォーマットによって決められる。すなわち、圧縮前のパターンデータのフォーマットがカラーコードであった場合はカラーlookupアップテーブル31が使用され、YUVデータであった場合はYUVデコーダ32が使用される。

【0017】一方、表示位置読み出し回路35は、スプライト属性テーブル23から表示位置データを読み出す回路であり、読み出したデータをフレームバッファアドレス生成回路36へ出力する。フレームバッファアドレス生成回路36は、表示位置データに基づいてフレームバッファアドレスを生成し、レンダリング処理回路37へ出力する。レンダリング処理回路37はスプライトを90度回転させる等のレンダリング処理を行う。すなわち、このレンダリング処理回路37は、スプライトバッファ33へアドレスを出力してスプライトバッファ33内のRGBデータを順次読み出すと共に、フレームバッファ39へアドレスを供給して、スプライトバッファ33から読み出されたRGBデータをフレームバッファ39に書き込む。この際、もし、レンダリング処理が指定されていなかった場合は、フレームバッファアドレス生成回路36から出力されたアドレスをそのままフレームバッファ39へ出力し、また、レンダリング処理が指定されていた場合は、フレームバッファアドレス生成回路36から出力されたアドレスを所定のレンダリング規則に従って変換し、フレームバッファ39へ出力する。これにより、例えば、スプライトの回転処理等が行われる。

【0018】このようにして、スプライト属性テーブルから最初に読み出された最も優先順位の低いスプライトのパターンデータが解凍され、RGBデータに変換され、さらにレンダリング処理され、フレームバッファ39に書き込まれる。次に、2番目のスプライトの属性データがスプライト属性テーブル23から読み出され、このスプライト属性データに基づいて2番目のスプライトパターンデータがパターンROM25から読み出される。そして、読み出されたデータが解凍され、RGBデータに変換され、レンダリング処理され、フレームバッファ39に書き込まれる。この時、既に書き込まれている1番目のスプライトに上書きされる。以後、3番目、4番目・・・のスプライトがフレームバッファに書き込まれる。そして、予め決められた全スプライトがフレ

ムバッファ39に書き込まれると、表示スキャンタイミング制御回路40が発生するアドレスにしたがってフレームバッファ40内のRGBデータが順次読み出され、表示スキャンタイミングに基づいて表示装置26へ出力される。これにより、パターンROM25内のスプライトが表示される。

【0019】上記の構成において、スプライトバッファ33、フレームバッファ39は各々2バッファ構成であり、一方のバッファに書き込まれている時、他方のバッファ内のデータが読み出される。

【0020】以上説明したように、上記実施形態によれば、パターンデータに圧縮データを用いることにより、1スプライト当たりのパターンROM25からのデータ転送量が減りスプライト描画数が増える。圧縮データのリアルタイム解凍処理回路30と、解凍後のデータを保持するスプライトバッファ33を内蔵することで、フレームバッファ39へ転送できるスプライトパターンデータの転送速度を上げることが容易になる。

【0021】例えば、パターンデータを50%に圧縮した場合、フレームバッファ39とスプライトバッファ33間の転送スピードを2倍に増やせば、トータルでパターンデータの読み出し速度を2倍に増やすことができ、したがって、スプライトのデータ量が同一の場合、スプライトの表示数を2倍に増やすことができる。スプライトバッファ33、フレームバッファ39は高速のSRAMやSDRAMなどにより構成することにより高速にランダムアクセスが可能となり、スプライトを回転などの変形処理を行いながら画面を構成する処理（レンダリング処理）を高速に行うことが可能となる。

【0022】また、スプライトバッファ33とフレームバッファ39を内蔵することにより、コストアップなしにバス幅を比較的自由に広げたと同一の効果を得ることができ、スプライトのリアルタイム伸張時間内に伸張済みのデータをフレームバッファ39へ転送することが可能となる。これにより、パターンROM25→リアルタイム解凍処理回路30→スプライトバッファ33→フレームバッファ39の経路での処理時間のネックが解消され圧縮率に従ったスプライト表示数の増大が可能となる。

【0023】また、リアルタイム伸張に適した画像圧縮方式として、ランレングス圧縮とライン参照を用いた圧縮方法を用いてもよい。ランレングス圧縮およびライン参照では1ライン分のラインバッファを使用することによって基本的に読み出しデータのコピーのみに伸張処理を単純化することが可能となる。

【0024】

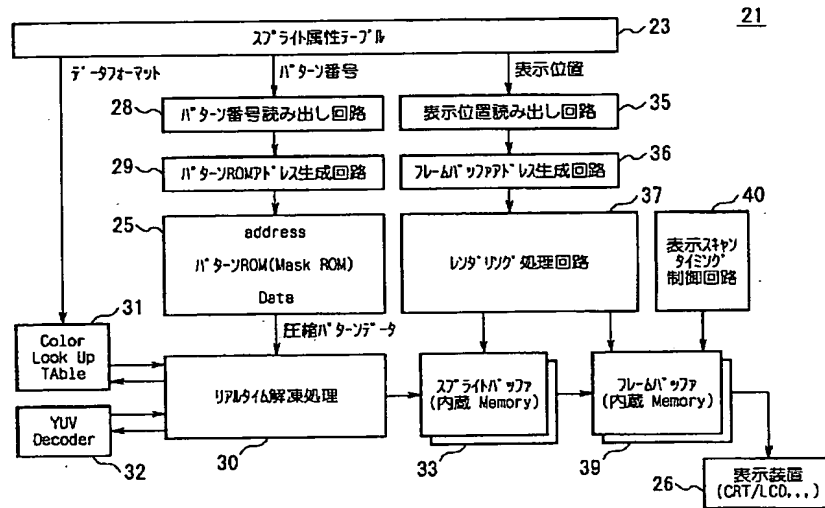
【発明の効果】以上説明したように、この発明によれば、メモリ内に圧縮されたスプライトパターンデータを記憶させ、該データを読み出して解凍し、表示するようにしたので、大幅なコストアップを生じることがなく、

かつ、信頼性を損なうこともなくスプライト表示能力を上げることができる効果が得られる。また、請求項3に記載の発明によれば、書込手段は、スプライト属性データによって指示されたフレームバッファの記憶位置を所定の規則に従って変更して、スプライトバッファの出力データを書き込むので、例えばスプライトを回転させて表示する等スプライトに特定の処理を施すことができる効果がある。

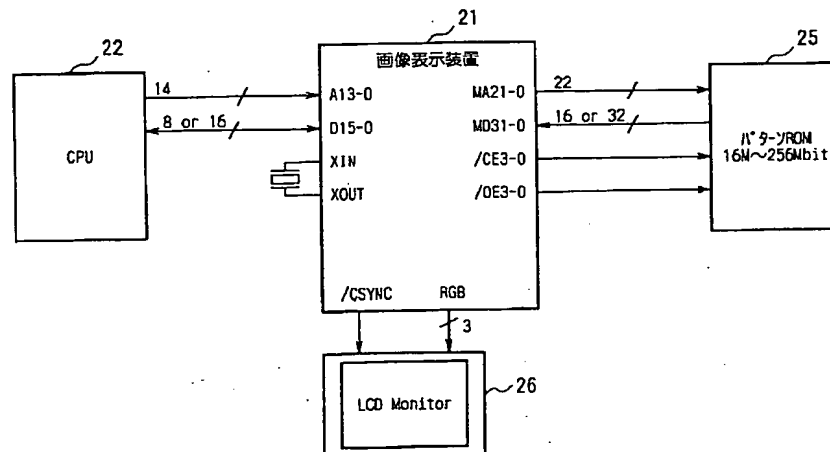
【図面の簡単な説明】

【図1】 この発明の一実施形態の構成を示すブロック図である。

【図1】



【図2】



【図2】 同実施形態による画像表示装置を用いた表示ユニットの構成を示すブロック図である。

【図3】 従来の画像表示装置の構成を示すブロック図である。

【符号の説明】

21…画像表示装置、22…CPU、23…スプライト属性テーブル、25…パターンROM、26…表示装置、30…リアルタイム解凍処理回路、33…スプライトバッファ、37…レンダリング処理回路、39…フレームバッファ。

【図3】

